

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 04-145490
 (43) Date of publication of application : 19.05.1992

(51) Int. Cl. G09G 3/36
 G02F 1/133

(21) Application number : 02-269112 (71) Applicant : MATSUSHITA ELECTRIC IND CO LTD
 (22) Date of filing : 05.10.1990 (72) Inventor : TAKEDA YOSHIYA
 MINAMINO YUTAKA

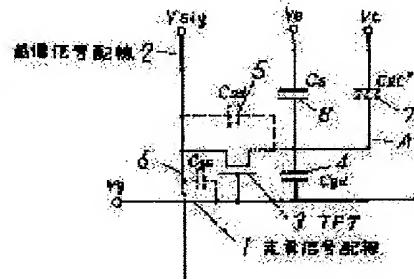
(54) METHOD FOR DRIVING DISPLAY DEVICE

(57) Abstract:

PURPOSE: To reduce a driving power and improve the picture quality of a display device by transmitting a signal voltage to matrix-like picture element electrodes connected to a 1st wiring during the turned-on period of a switching element connected to the picture element electrodes and supplying modulated signals at every two fields to the 1st wiring during the turned-off period.

CONSTITUTION: When a switching element is composed of a TFT, potential changes V_g as the value of $C_{dg}V_g$ of scanning signals and picture signals induced through a gate-drain capacitance C_{gd} is generated in the negative direction. Therefore, a potential change is generated at picture electrodes in the positive direction by $2C_sV_e/V_t$ and superimposed upon the potential change $C_{gd}V_g/C_t$ by applying a positive modulated signal width V_e through an accumulated capacitance C_s . The relation between these potential changes can be set so that the relation can satisfy an expression, $C_{gd}V_g/C_t = (C_sV_e(-) - C_{gd}V_g)/C_t = \Delta V^*$. When the value of the ΔV^* is higher than the threshold voltage of liquid crystal, the output amplitude and driving power of a picture signal driver can be reduced by supplying part of a liquid crystal driving voltage from the capacity coupling potential.

Therefore, the occurrence of flickers, picture memories, etc., can be eliminated by compensating at least part of a DC component induced by the dielectric anisotropy, etc., of liquid crystal.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C) ; 1998, 2000 Japan Patent Office

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A) 平4-145490

⑬ Int.Cl.

G 09 G 3/36
G 02 F 1/133

識別記号

府内整理番号
7926-5G
8806-2K

⑭ 公開 平成4年(1992)5月19日

審査請求 未請求 請求項の数 12 (全14頁)

⑮ 発明の名称 表示装置の駆動方法

⑯ 特願 平2-269112

⑰ 出願 平2(1990)10月5日

⑱ 発明者 武田 悅矢 大阪府門真市大字門真1006番地 松下電器産業株式会社内
⑲ 発明者 南野 裕 大阪府門真市大字門真1006番地 松下電器産業株式会社内
⑳ 出願人 松下電器産業株式会社 大阪府門真市大字門真1006番地
㉑ 代理人 弁理士 小堀治明 外2名

明細書

1. 発明の名称

表示装置の駆動方法

2. 特許請求の範囲

(1) 容量を介して第1の配線に接続された画素電極をマトリックス状に有し、かつ前記画素電極には画像信号配線と走査信号配線に電気的に接続されたスイッチング素子が接続され、前記画素電極と対向電極の間に保持された表示材料を交流駆動する表示装置において、前記スイッチング素子のオン期間に画像信号電圧を画素電極に伝達し、前記スイッチング素子のオフ期間に画像信号電圧を画素電極に伝達し、前記スイッチング素子のオフ期間に前記第1の配線に2走査線毎に変調信号を与えることにより、前記画素電極の電位を変化させて前記表示材料に電圧を印加することを特徴とする表示装置の駆動方法。

(2) 前記スイッチング素子のオン期間に伝達する画像信号電圧が表示画面の1走査線毎に信号電圧の極性を反転し、前記スイッチング素子のオフ期間に前記第1の配線に与える前記変調信号を2走

査線毎に印加することを特徴とする請求項(1)記載の表示装置の駆動方法。

(3) スイッチング素子のオン期間終了以前に変調信号の電位の一部を変化させることを特徴とする請求項(1)または(2)記載の表示装置の駆動方法。

(4) スイッチング素子が TFT (薄膜トランジスタ) であり、前記変調信号を V_e 、前記走査信号の電位変化を V_g と定義し、蓄積容量、ゲート・ドレイン間容量、ソース・ドレイン間容量を各々 C_s 、 C_{dg} 、 D_{sd} とするとき、前記変調信号 V_e と走査信号電圧の変化 V_g の関係が

$$2 C_{dg} V_g - C_s V_e$$

を満足することを特徴とする請求項(2)記載の表示装置の駆動方法。

(5) 液晶表示装置の対向電極の電位がすくなくとも各フィールド期間で一定であることを特徴とする請求項(1)または(2)記載の表示装置の駆動方法。

(6) 液晶表示装置の対向電極の電位が一定では電圧の平均的中心電位に一致することを特徴とする請求項(1)または(2)記載の表示装置の駆動方法。

大きい特長があるが大きい信号電圧を必要とし消費電力の多い駆動方法が必要である。このように蓄積容量を内蔵したTFTアレーを用いた液晶表示装置においては構造が簡単で低消費電力で、明るく、フリッカー少ないとする要請を同時に満足する方法がなかった。この中で3)のTFTアレーは構造が簡単で開口率の大きい液晶表示装置が得られるので特に適当な低消費電力の駆動方法の開発が望まれていた。

K. Suzuki (Suzuki) : Euro Display '87 P107 (1987) の報告では、走査信号の後に負の付加信号 (V_e) を印加して上述した ΔV を完全に補償しようとするものである。しかしながら画像信号電圧が大きく低消費電力駆動とはなっていない。

本発明者らは特願昭63-58465号、特願昭63-313456号において上述した要請を同時に満足する駆動法を開示した。即ち第1にアクティブマトリックス表示装置の信号駆動回路の出力信号電圧を大幅に減少させ、もってアナログ信号を取り扱う同

駆動回路の消費電力を減少させることが出来る。第2に表示画質を改善できた。1フィールド毎の交流駆動に於いても、フリッカーの発生原因を除去する事が出来た。第3に、表示装置の信頼性が向上した。これは液晶の異方性・走査信号の C_{gd} を通じた容量結合等により、従来は表示装置内に不可避的に発生したDC電圧を除去したことによる。このDC電圧を除去したことにより、固定画像を表示した直後に発生する画像の焼付け現像が大幅に改善された。しかしながら上述した駆動法ではアナログ信号である画像信号は少なくなるものの、極性の異なる2種類の変調信号 $V_e (+)$ 、 $V_e (-)$ が必要であり、走査信号が複雑で必要とする電源が多くなることによってICチップが大きくなり走査側の消費電力が増加する欠点があった。

発明が解決しようとする課題

本発明は上記した課題、即ち、a) 駆動電力の低減、b) 表示画質の改善、c) 駆動信頼性の向上、d) 明るさの改善を目的としたものである。

課題を解決するための手段

容量を介して第1の配線に接続された画素電極をマトリックス状に有し、かつ前記画素電極には画素信号配線と走査信号配線に電気的に接続されたスイッチング素子が接続され、前記画素電極と対向電極の間に保持された表示材料を交換駆動する表示装置において、前記スイッチング素子のオン期間に画素信号電圧を画素電極に伝達し、前記スイッチング素子のオフ期間に前記第1の配線に2フィールド毎に変調信号を与えることにより、前記画素電極の電位を変化させて前記表示材料に電圧を印加する。

スイッチング素子がTFT (薄膜トランジスタ) であり、前記変調信号を V_e 、前記走査信号の電位変化を V_g と定義し、蓄積容量、ゲート・ドレイン間容量、ソース・ドレイン間容量を各々 C_s 、 C_{gd} 、 C_{sd} とするとき、前記変調信号 V_e と走査信号電圧の変化 V_g の関係が

$$2 C_{gd} V_g = C_s V_e$$

を満足する表示装置の駆動方法である。

液晶表示装置の対向電極の電位がすくなくとも各フィールド期間内では少なくとも一定である。

第1の配線が走査信号配線と共に用いられる電気的構成をなし、走査信号に重畠して変調信号を走査信号配線に印加する表示装置の駆動方法である。

液晶の透過率が変化する電圧範囲を V_{th} より V_{max} で、前記変調信号 V_e 、蓄積容量、ゲート・ドレイン間容量、ソース・ドレイン間容量、液晶の容量を各々 C_s 、 C_{gd} 、 C_{sd} 、 C_{1c} とするとき、次式

$$\Delta V^* = V_g C_{gd} / C_t$$

$C_t = C_s + C_{gd} + C_{sd} + C_{1c}$ が

により定義される ΔV^* が

$$V_{th} \leq \Delta V^* \leq V_{max}$$

を満足するように V_e を設定すること、さらにのぞましくは

$\Delta V^* = (V_{max} + V_{th}) / 2$ になるように前記変調信号 V_e を調整することにより必要な信号電圧の振幅 V_{sig} を最小とする。

また V_e を可変にし ΔV^* を変化させることで

輝度調整の機能をもたせることが可能で、温度変化または角度依存性に対応した画像をえられる。

薄膜トランジスタ (TFT) のオフ期間の電圧が1フィールド期間毎に異なる電圧 V_{oh} 、 V_{ol} をとりその差の絶対値と変調電圧 V_e の絶対値が $|V_e| = |V_{oh} - V_{ol}|$

の関係を満足することにより必要電源電圧を減少させた駆動方法である。

作用

例えばスイッチング素子が TFT (薄膜トランジスタ) である場合、走査信号の電位変化 V_g がゲート・ドレイン間容量 C_{gd} を介して誘起される画像信号との電位変化 $C_{dg}V_g$ が負方向に発生する。本発明では蓄積容量 C_s を介して2フィールド毎に印加する正の変調信号幅 V_e を与えることにより正方向に $2C_sV_e/C_t$ だけ画像電極に電位変化を発生させ、上述した電位変化 $C_{gd}V_g/C_t$ に重畳される。これらの電位変化の関係が次式に満足するように設定できる。

$$C_{gd}V_g/C_t$$

$$= (C_sV_e(-) - C_{gd}V_g)/C_t$$

$$= \Delta V^*$$

この ΔV^* の値が液晶のしきい値電圧以上である場合液晶駆動電圧の一部をこの容量結合電位から供給することになり画像信号ドライバーの出力振幅を減少させ、駆動電力の低減することができる。

それにより、液晶の誘電異方性、及び走査信号がゲート・ドレイン間容量を介して誘起する直流成分の少なくとも一部分を補償し、フリッカ・画像メモリー等の発生要因を除去し、高品質の表示を可能とし、表示装置の駆動信頼性を高めることができる。

実施例

以下に本発明の理論的背景を述べる。

第1図に、TFTアクティブマトリックス駆動LCDの表示要素の電気的等価回路を示す。各表示要素は走査信号配線1、画像信号配線2の交点にTFT3を有する。TFTには設計した値のゲート・ドレイン間容量 C_{gd4} 、寄生容量として、ソース・ドレイン間容量 C_{sd5} 及びゲート・ソ

ス間容量 C_{gs6} がある。更に意図的に形成された容量として、液晶容量 C_{1c*} 7、蓄積容量 C_s 8がある。

これらの各要素電極には外部から駆動電圧として、走査信号配線1には走査信号 V_g を、画像信号配線2には画像信号電圧 V_{sig} を、蓄積容量 C_s の一方の電極には2フィールド毎に正の画像信号の極性に対応して変調信号 V_e を、液晶容量 C_{1c*} の対向電極には各フィールド毎に一定の電圧を印加する。上記した寄生ないし意図的に設置した各種の容量を通じて駆動電圧の影響が画素電極(第1図A点)に現われる。

n番目の走査線に関する電圧の変化成分として定義した第2図(a)~(d)に示す V_g 、 V_e 、 V_t 及び V_{sig} を第1図の各点に各々印加すると、容量結合による画素電極の電位変化 ΔV^* は、偶、奇それぞれのフィールドで式(1)、(2)で表わされる(但し、TFTをオンする事による、画像信号配線からの電導によるA点の電位変化成分を除く)。

$$\Delta V^* (-)$$

$$= (C_{gd}V_g \pm C_{sd}V_{sig})/C_t$$

$$\dots\dots(1)$$

$$\Delta V^* (+)$$

$$= (C_sV_e - C_{gd}V_g \pm C_{sd}V_{sig})/C_t$$

$$\dots\dots(2)$$

$$C_t = C_s + C_{gd} + C_{sd} + C_{1c*}$$

$$= C_p + C_{sd} + C_{1c*} = \Sigma C$$

ここに、上式の式(1)の第1項、式(2)の第2項は走査信号 V_g がTFTの寄生容量 C_{gd} を通じて画素電極に誘起する電位変化である。式(2)の第1項は第1の変調電圧の効果を表わす。式(1)の第2項、式(2)の第3項は画像信号電圧が寄生容量を通じて画素電極に誘起する電位変化を示す。 C_{1c*} は、信号電圧 (V_{sig}) の大小により液晶の配向状態が変化するに連れて、その誘電異方性の影響を受けて変化する液晶の容量である。従って、 C_{1c*} 及び ΔV^* は液晶容量の大 ($C_{1c(h)}$) 小 ($C_{1c(l)}$) に各々対応する。(C_{gd} はゲート・信号電極間の容量であるが走査信号配線、画像信号配線共に低インピーダンス電源で駆動されているこ

と、及びこの結合は直接表示電極電位に影響しない為無視する)。

偶、奇フィールドでの電位変化 $\Delta V^* (+)$ 、 $\Delta V^* (-)$ を等しくすれば、走査信号 V_g が寄生容量 C_{gd} を通じて画素電極電位に及ぼす直流の電位変動を補償できる。こうして液晶には直流電圧がかからず、対称な交流駆動が可能となる。即ち次式を満足することである。

$$\begin{aligned} & (C_{gd}V_g \pm C_{sd}V_{sig}) \\ & - (C_s V_e - C_{gd}V_g \pm C_{sd}V_{sig}) \\ & \cdots \cdots (3) \end{aligned}$$

V_{sig} は各走査線毎に反転する信号をあたえるので各フィールドで第3項 $C_{sd}V_{sig}$ の効果は相殺される。従って式(3)は

$$2C_{gd}V_g - C_s V_e \cdots \cdots (4)$$

と簡単化される。

注意すべき第1の点は、画素電極に誘起される電位 $\Delta V^* (+)$ 、 $\Delta V^* (-)$ は、偶、奇各フィールドで対向電極に対して液晶容量に無関係に正負等しくできることである。

注意すべき第2の点は(3)、(4)式に C_{1c*} が現われることである。即ち、(3)、(4)式が満たされる条件で駆動すれば液晶の誘電異方性の影響は消失し、 C_{1c*} に起因するDC電圧は表示装置内部に発生しないことである。

さらに第3の点は(3)、(4)式を満たした駆動条件では、走査信号 V_g が寄生容量 C_{gd} を通じて画像信号配線と表示電極間に誘起する直流電位をも相殺し等とすることが出来る。また本発明の駆動法では各フィールド毎に対向電極の電位に対して正負逆極性の信号を与えるので2フィールドをみれば画素電極、信号電極、対向電極の各電位間には直流電界は生じないことがある。液晶にたいして直流電圧を与えない駆動法なので信頼性上有利である。

更に注意すべき第4の点は、条件(3)、(4)が表示装置側で任意設定可能な2個の電圧パラメータ V_e を有することである。この為、 V_e を(3)、(4)式に合わせて制御すれば、画素電極に現われる電位変動 $\Delta V^* (+)$ を $\Delta V^* (-)$ と等しく設定

できる。あらかじめ C_{gd} を設計し式(1)から求められる $\Delta V^* (-)$ を液晶のしきい値電圧以上に設定すれば V_{sig} を小さくできる。更に、 V_{sig} を小さくすることはアナログ信号を制御する画像信号駆動回路の出力振幅を小さくし、振幅の自乗に比例して同回路の消費電力を減少させる。カラー表示の場合には同様にアナログ信号を取り扱うクロマICの省電力にも結びつく。一方、 V_e はデジタル信号であり、当該ICはオン/オフ制御される。従って、変調信号 V_e を印加しても相補型MOSICで構成した駆動系全般としては省電力化に結びつく。

後述の実施例の装置に用いた上記容量・電圧パラメータの概略値を掲げる。

$$\begin{aligned} C_s &= 0.6\text{pF}, C_{1c(h)} = 0.226\text{pF}, C_{1c(l)} \\ &= 0.130\text{pF}, C_{gd} = 0.2\text{pF}, C_{sd} = 0.001\text{pF}, V_g = 15\text{V}, V_t = 0\text{V}, V_{sig} = \pm 3.0\text{V} \end{aligned}$$

上記パラメータを考慮すると式(3)の $\pm C_{sd}V_{sig}$ の項は実質的に無視することができ式(4)のように表現でき

$$V_e = 2C_{gd}V_g / C_s - 10\text{V}$$

と計算できる。

第2図(c)、(f)は第1図の表示要素の各電極に駆動信号 V_g 、 V_{sig} 、変調信号 V_e が入力された場合の画素電極(第1図A点)の電位変化を示す。例えば奇フィールドで V_{sig} が(d)図の実線のように $V_s(h)$ にあるとき、 $T = T_1$ で走査信号 V_g が入ると、 TFT は導通しA点の電位 V_a を $V_s(h)$ と等しくなるまで充電する。 $T = T_2$ で TFT がオフになる前(のぞましくは TFT が導通状態にある T_1 から T_2 の間)に変調信号 V_e には負方向に V_e だけ信号を与えておく。次に走査信号が消えると、この V_g の変化は C_{gd} を通じてA点では ΔV_g の電位変動として現われる。更に遅れ時間 τ_d 後の $T = T_4$ に於て変調信号 V_e が正方向に V_e だけ変化すると、この影響が図のように電位 V_a の正方向変位として現われる。その後、 $T = T_5$ で V_{sig} が、 $V_s(h)$ から $V_s(l)$ に変化すると同様にA点の電位変動が現われる。この容量結合成分を合わせて図では ΔV

*として示す。

その後偶フィールドで走査信号が入力された場合には、TFTはA点をVsigの低レベルVs(1)まで充電する。TFTがオフとなると、同様に ΔV_s の変化が現われる。上記のようにTFTがオフする時、Vsigが高レベル、Veが低レベルにある場合に、あるいはその逆にVsigが低レベル、Veが高レベルにあり、TFTがオフ後Veが変動する場合には、画像信号振幅Vsigppに対し、画素電極電位の変化幅Veffは図示のようにほぼ $2\Delta V_s + 2Vsigpp$ となり、両者は相互に重畳し合う。換言すると、画像信号出力ICの出力振幅を $2\Delta V_s$ だけ減少させることができる。(以下、VeとVsigが上記の位相関係にある場合を逆相という)

一方、変調信号Veに対し、Vsigが(d)図点線のような位相関係にあるとき(以下、同相という)、A点の画素電極電位の変化幅はほぼ $2\Delta V_s - 2Vsigpp$ となり、 ΔV_s とVsigは相互にその一部を相殺しあう。

=T2'において(TFTがオンしている期間内、または当該TFTがオフする以前)Veだけ負方向へ減少させT=T4以前の電圧に戻すような変調信号を印加する。このようにTFTがオンしている期間に、変調信号の電位を変化させることができる。

今、第3図のように ΔV_s による変調電位の効果として3.4Vを必要とする場合、T=T3に於けるVeの負から正方向への振幅は11.1Vに設定すればよい。

以下実施例とともに本発明を説明する。

実施例1

第5図に本発明の第1の実施例の装置の回路図を示す。11は走査駆動回路、12は映像信号駆動回路、13は第1の変調回路、14は第2の変調回路である。15a、15b、…15zは走査信号配線、16a、16b、…16zは映像信号配線、17a、17b、…17zは蓄積容量Csの共通電極、18a、18b、…18zは液晶の対向電極である。本実施例では上記のように、蓄積容量及び対向電極が走査信号

第3図は液晶の印加電圧対透過光強度の関係を示すとともに、 ΔV_s およびVsigにより透過光を制御する電圧範囲の例を示す。液晶の透過光が変化する電圧範囲は液晶のしきい値電圧Vthから飽和電圧Vmaxまでである。 ΔV_s がVth以上に設定すれば位相制御を行なわない場合、必要最大信号電圧は(Vmax - Vth)となる。 ΔV_s による印加電圧をVctに設定し、信号電圧の振幅と位相を制御すれば、必要最大信号振幅電圧は(Vmax - Vth)/2程度に減少させることができる。前記した本発明の目的の一つである画像信号振幅を減少させる効果を有しているのは上述の通りである。

第4図に、第2図(b)の波形を更に改良した駆動法を示す。基本的相違点は偶フィールドのT=T4からT2'間と、奇フィールドのT=T2'からT41まで間とでは、Veが異なる電圧に保持されていることである。即ち、第4(b)図に示すようにT=T2'においてはVeの電圧を変化させず、T=T4においてVeだけ正方向に変化させ、T

配線毎に分離して形成されており、変調信号も各々の走査信号配線に対応して印加される。走査信号・変調信号のタイムチャートを第6図に示す。本図はN番目の走査信号配線と、N+1番目の走査信号配線に対する走査信号・変調信号を示している。変調信号・画像信号、及び ΔV_s 、Vsigの相互関係は、本質的には第2図と同等である。即ち、映像信号・変調信号の極性は1フィールド毎に反転する。

本実施例では、フリッカーが少なく信号電圧の出力振幅を僅か3Vppで、黒から白までの全域を駆動できコントラストの良い表示が可能であった。また各電極間の直流成分がほとんどなく液晶の長期信頼性も良好であった。

実施例2

上記実施例1と同じ第5図の回路において、第7図に示すVeの電圧波形で第1の実施例と異なる。偶フィールドと奇フィールドでVeを異なる電圧設定にしていることである。変調信号Ve(N)、Ve(N+1)の電位を第7図のよう

変化させた。即ち、当該 TFT がオフ状態になって後 T_d 後で変調信号を正方向へ変位させ、次のフィールドで TFT がオン状態の時負方向へ変位させる。

実施例 3

実施例 1、2 の場合と使用する回路、 V_g と V_e の電圧波形は同じで、各走査線に対応して V_t の電圧波形が破線のように各フィールドで反転するようになる。しかも TFT のオン期間に、TFT オフ後に V_e の変化する方向と逆の方向へ反転するようになる。このようにすると V_e の変調電圧 V_e が実施例 1、2 に比較して小さくできる。

実施例 4

第 4 の実施例の回路を第 8 図に、本回路に印加する電圧波形を第 9 図に示す。第 8 図に於て、21a は第 1 走査信号配線、21a' は第 1 走査信号配線に付属する蓄積容量の共通電極線、21z は最終の走査信号配線、21z' は最終の前段の走査信号配線である。本実施例では、蓄積容量 C_s の共通電極を前段の走査信号配線を用いて形成した点が

実施例 1、2 と異なる。従って、変調信号を前段の走査信号配線に印加している。第 9 図に示すように、 $N+1$ 番目の走査信号配線への走査が終了した後（遅れ時間 τ_d ）、 N 番目の走査信号配線に印加された変調信号が 2 フィールド毎に印加される。

電位変化量 V_e は可変としフリッカが最小となる値に調節する。本実施例の効果は前記第 1 の実施例と同様であった。

実施例 5

実施例 4 と同じ構成を有する第 8 図の表示装置を第 10 図に示す電圧波形で駆動した。実施例 4 では同一であった電圧波形 V_g の変調後の値が各フィールド毎に異なることである。第 10 図に示す V_g のような電圧波形とすると実施例 4 と同様の効果が得られる。

実施例 6

第 6 の実施例の回路を第 11 図に、本実施例で印加する電圧波形を第 12 図に示す。

本実施例では、走査信号配線に変調信号が重複

して印加される点は前記実施例 4 と同等であるが、対向電極が対応する走査信号配線毎に分割されてしまはず、表示装置全体にわたり同一電位であること、及び、画素電極・対向電極間の電気的極性を 1 走査期間毎（1 H）に変化させた点が前記の各実施例と異なる。第 11 図に於て 22 は走査駆動回路、25 は映像信号駆動回路、26 は第 2 の変調信号発生回路である。25a、25b、…25z は画像信号配線である。第 12 図に於て $C_h(N)$ 、 $C_h(N+1)$ は N 番目及び $N+1$ 番目の走査信号配線に印加される電圧波形を示す。 V_t は対向電極電位、 V_{sig} は映像信号電圧波形を示す。また同図は液晶を交流駆動するため奇フィールドと偶フィールドでの電圧波形の相違（極性反転）をも示している。

図の波形 $C_h(N)$ 、 $C_h(N+1)$ 中の高い波形 V_e が走査信号、走査信号直後の電位 V_e は制御可能とした。走査信号の印加時間 T_s は 1 走査期間未満で可変制御可能とした。こうして、次段 ($C_h(N+1)$) の走査が終了した後、遅れ

時間 τ_d 後に変調信号が印加された。

上記実施例のように走査信号が終了した後の、 V_e 電位を制御すれば、条件 (4a) を満足させることが出来る。

こうして、1 走査期間毎に画素電極の電位の極性を変化させる本実施例の場合に於いても、 V_e を調整することにより、液晶の誘電率異方性の影響を補償し、且つ画像信号配線と画素電極間に発生する DC 電圧を補償することができた。（当然の結果として、画像信号配線に与える画像信号の平均電位と画素電極の平均電位は等しくなる。）こうして、フリッカ・画像メモリーの主な発生原因を除去し、駆動信頼性を向上させ、更に駆動電力を減少させることができた。又この場合には、調制信頼性もきわめて向上する。

表示装置としては対向電極の電位を一定とできるので電源出力の数を減少させることができる。信号電圧の中心 V_{sigc} 、対向電圧 V_{tc} 、画像電位の中心電圧 V_{pc} を一致させることができるので液晶表示装置内で直流成分がほとんどなくなる。

本実施例の装置・駆動方法によりウインドウパターン・カラーパー・解像度チャート等の固定パターンを表示し画像メモリー現象の現れ方を検査した。本実施例の方法でウインドウパターンを4時間表示した後パネル全面を中間調表示状態としたが、これら固定パターンの焼き付き現象を認められなかった。

一方、従来駆動法による下記2種のパネルの画像焼き付き現象を以下のように比較した。第1の比較パネルは、画素毎に蓄積容量を持たないパネルである。このパネルではゲートに印加する走査信号が寄生容量 C_{gd} を通じて信号母線と画素電極に誘起する内部DC電位差は3.5~4.0Vである。このパネルにウインドウパターンを3分間表示すると明らかな焼き付き現象が観察された。またこのパネルに同様ウインドウパターンを1時間表示した場合には以後3時間にわたって焼き付き現象は消えなかった。このパネルに他の固定パターンを表示すると同様な焼き付きが観察された。

第2図の比較パネルは画素毎に1pFの蓄積容量

を持つもので、前記内部DC電位差は0.7~1.0Vのものである。このパネルでは数分の固定パターン表示では明らかな焼き付き現象は認められないが、1時間の連続表示後には焼き付きが観察されその後数時間残存した。

実施例7

実施例5に於て、第11図に示す第2の変調信号発生器の電位を浮動とした。即ち、対向電極をどこにも接続せず電位浮動の状態で駆動した。この場合、全ての走査信号線に印加される変調信号 V_e が表示装置内部の静電容量を通じて対向電極にも現われる。表示装置内部には V_e と無関係な電位に保持される画像信号配線が有り、前記対向電極に現われ、前記条件式(4)を正確には満たさない、しかしながら良好な画像を表示することが可能であり、本発明の目的をほとんど満たすことができる。

実施例8

第5図の回路に於て蓄積容量の共通配線17a、17b……17zを共通に接続し、更に、対向電極の

共通配線18a、18b……18zを共通に接続した構成で、1走査期間毎に表示電極の極性を変化させる前記実施例2に類似した駆動を行なった。

実施例9

第11図の回路を用いて、本実施例で印加する電圧波形を第13図に示す。第13図は本発明第6の実施例の第12図の走査線に対する印加電圧波形 $C_h(N)$ 、 $C_h(N+1)$ を変えたもう1つの例である。すなわち奇フィールドの $C_h(N)$ ではTFTオフ期間の T_s の後、電圧を0レベルに保ち次段の走査線の電圧 $C_h(N+1)$ の TFTがオンになってから $\tau d'$ ($0 \leq \tau d' \leq T_s$) 後に電圧を $V_e(-)$ にしている。一方偶フィールドの $C_h(N)$ ではTFTオフ期間の T_s の後、電圧を0レベルに保ち次段の走査線の電圧 $C_h(N+1)$ の TFTがオンになってからず $\tau d'$ ($0 \leq \tau d' < T_s$) 後に電圧を $V_e(+)$ にしている。奇フィールドの $C_h(N)$ と偶フィールド $C_h(N+1)$ 、偶フィールドの $C_h(N)$ と奇フィールド $C_h(N+1)$ は、同じ電圧波形である。

る。第13図の電圧波形を用いると $C_h(N)$ の走査線の TFTオフの時の次段の画素電極に与える電圧変動を各フィールドで同一にすることができる。この結果フリッカーが第12図の波形を用いたときより減少する。

実施例9は実施例6の他の実施様式を示したものである。これらの実施例では実施例6と同様の効果を有することを確認した。

以上の実施例においては、例えば第6図のように変調信号の印加をN番目の走査信号配線の奇フィールドとN+1番目の走査信号配線の偶フィールドで行っている。本発明は1つの絵素に対して変調信号が2フィールド毎に印加されればよいのであって、奇フィールドではN番目の走査信号配線もN+1番目の走査信号配線にも変調信号を印加し、次の偶フィールドは変調信号を印加しないような駆動が可能である。実施例1から実施例9に対応してこの様な駆動が可能である。

特に実施例5に対応させた場合、駆動に必要なゲート振幅が小さくなる。また各フィールド間で

の絶縁電位とゲート電位の差が小さくなりフィールド間で液晶に印加される電圧の対称性が良くなる。結果として画質、信頼性の向上がある。

発明の効果

上記説明で明らかなように、本発明は以下の顕著な効果を有する。

先ず、第1にアクティブマトリックス表示装置の信号駆動回路の出力信号電圧を大幅に減少させ、もってアナログ信号を取り扱う同駆動回路の消費電力を減少させることが出来る。更に本発明をカラー表示に使用する場合にはクロマICの出力振幅をも減少させ同回路の省電力化も図れた。こうして表示装置全体としての駆動電力の削減が可能となる。一方、上記出力信号電圧の振幅を減少させることは、益々表示の高密度化が要求され信号駆動回路が高周波化されねばならぬ今日、上記当該回路の製作をより容易とする、更に、信号増幅器の直線性のよい領域を使用でき、表示品質の改善にもつながると言う副次利点をも有する。

第2に表示画質を改善できた。実施例2、3の

ような1フィールド毎の交流駆動に於いても、フリッカーの発生原因を除去する事が出来た。また実施例4では、上記に加え表示輝度の均一化・階調表示性能の顕著な向上が見られた。

第3に、表示装置の信頼性が向上した。これは液晶の異方性・走査信号の C_{gd} を通じた容量結合等により、従来は表示装置内に不可避的に発生したDC電圧を除去したことによる。これらのDC電圧成分は各種の表示欠陥を誘発する原因であった。このDC電圧を除去したことにより、固定画像を表示した直後に発生する画像の焼付け現象が大幅に改善された。更に、式(4)に従った駆動条件は液晶の誘電率異方性の影響を受けない。このことは表示装置を広い温度範囲で使用する場合等、誘電率そのものが変化してもその影響が現われず、安定した駆動が出来ることを意味する。

第4に上記効果を実現するための変調信号は V_e のみであり2レベルの電源電圧で実現できる。走査信号配線に重畳させる場合には従来のオンオフの2レベルに加えてもう1レベルの電圧レベル

を追加するだけで実現できる。

以上では、本発明を液晶表示装置を例に説明したが、本発明の思想は他の平板表示装置の駆動にも応用できる。

本発明によれば、表示装置の消費電力の低減・画質の改善・信頼性の向上を同時に達成でき、その工業的効果は大きい。

4. 図面の簡単な説明

第1図は本発明の原理を説明する為の要素構成図、第2図及び第4図は第1図の基本構成に印加する電圧波形図、第3図は液晶の透過光強度と印加電圧の関係及び本発明による電圧の効果を示すグラフ、第5図は本発明の第1、第2、第3の実施例の装置の基本構成図、第6図は第1の実施例の印加電圧波形図、第7図は第2の実施例の印加電圧波形図、第8図は本発明の第4の実施例の装置の基本構成図、第9図は第4の実施例の印加電圧波形図、第10図は第5の実施例の印加電圧波形図、第11図は本発明の第6の実施例の装置の基本構成図、第12図は第6の実施例の印加電圧波形図

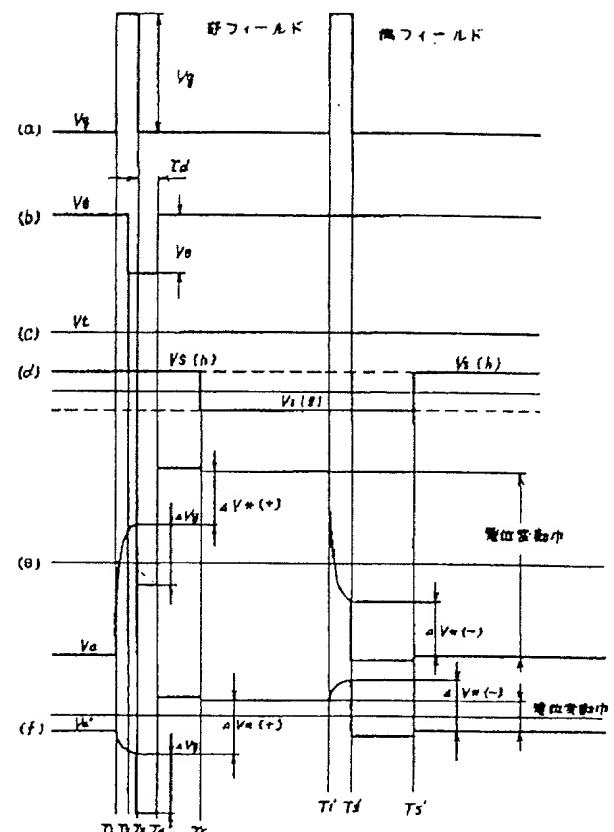
である。第13図は第9の実施例の印加電圧波形図である。

1 ……走査信号配線、2 ……画像信号配線、3 ……TFT、4 ……ゲート・ドレイン間容量、5 ……ソース・ドレイン間容量、6 ……ゲート・ソース間容量、7 ……液晶容量 C_{1c} 、8 ……蓄積容量 C_s 、 $V_s(h)$ 、 $V_s(l)$ ……信号電圧の高・低電位、 ΔV_s ……容量結合による画素電極の電位変化、 ΔV_g ……走査信号の容量結合により画素電極に現われる電位変化、 V_e ……変調信号、 V_t ……第2の変調信号、 V_{sig} ……信号電位、 V_a ……画素電極電位、 V_{th} ……液晶の光透過開始電圧、 V_{max} ……液晶の光透過の飽和電圧、11、20、22 ……走査駆動回路、12、24 ……映像信号駆動回路、13 ……変調信号発生器、14、26 ……第2の変調信号発生器、15a、15b ……15z、21a、21b ……21z ……走査信号配線、16a、16b ……16z、25a、25b ……25z ……画像信号配線、17a、17b ……17z ……蓄積容量の共通配線、18a、18b ……18z ……対向電極の共通配線、T

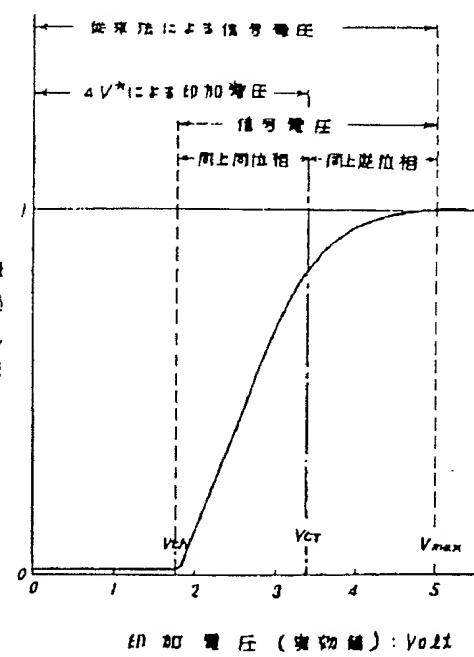
s ……走査信号継続期間、 t_d ……走査信号終了後変調信号が人力されるまでの遅れ時間、 V_e ……変調信号の電位

代理人の氏名 弁理士 小嶺治 明 ほか2名

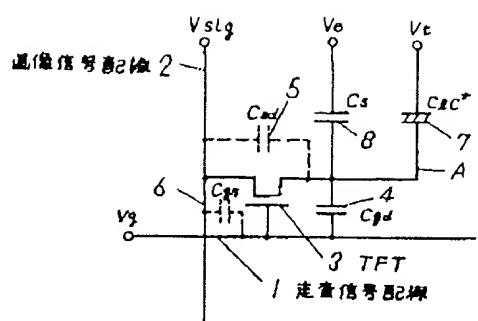
第 2 四



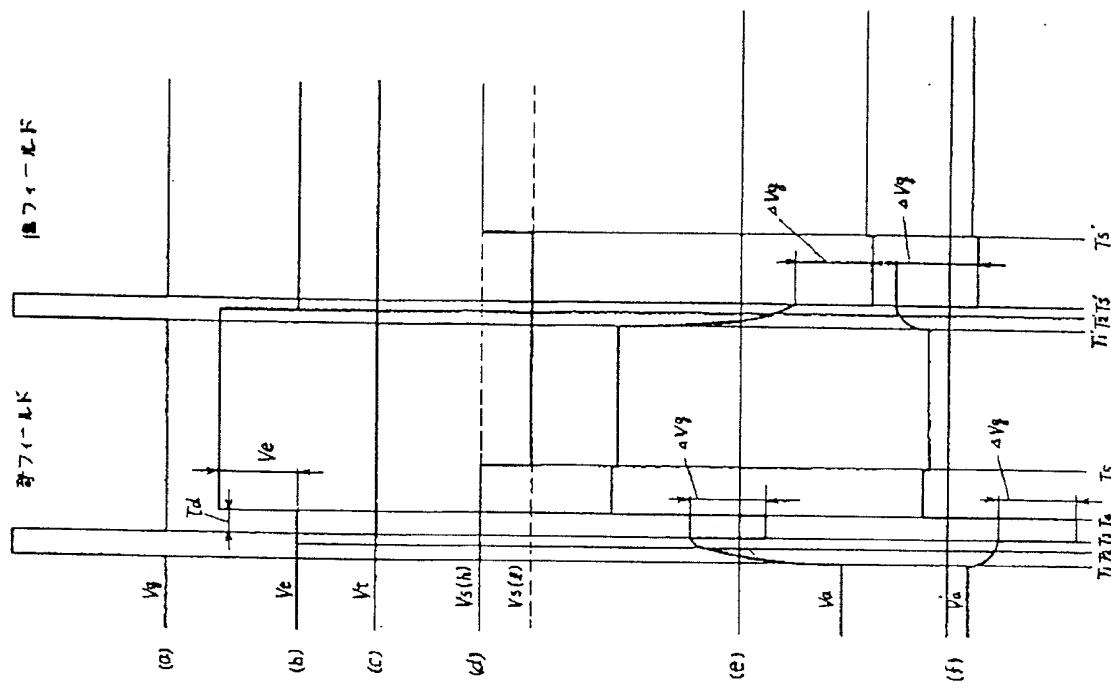
第 3 四



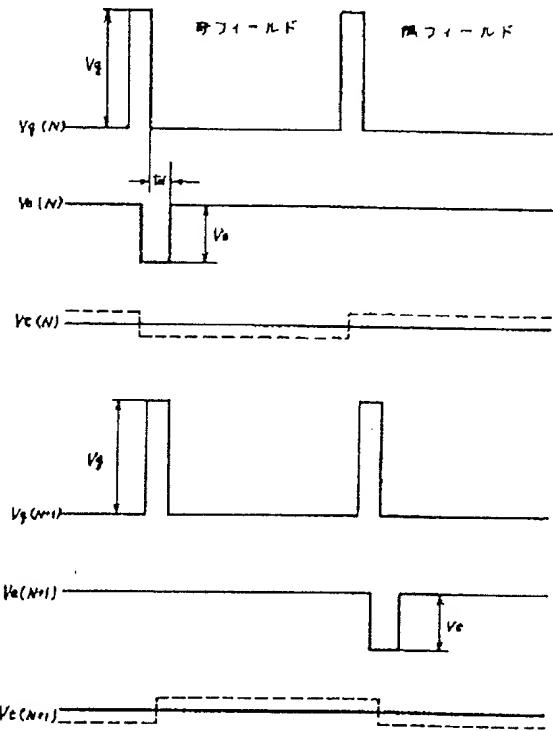
第一回



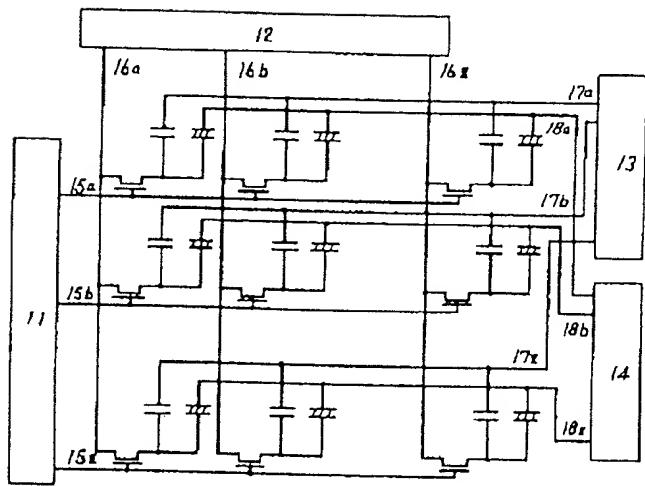
四四



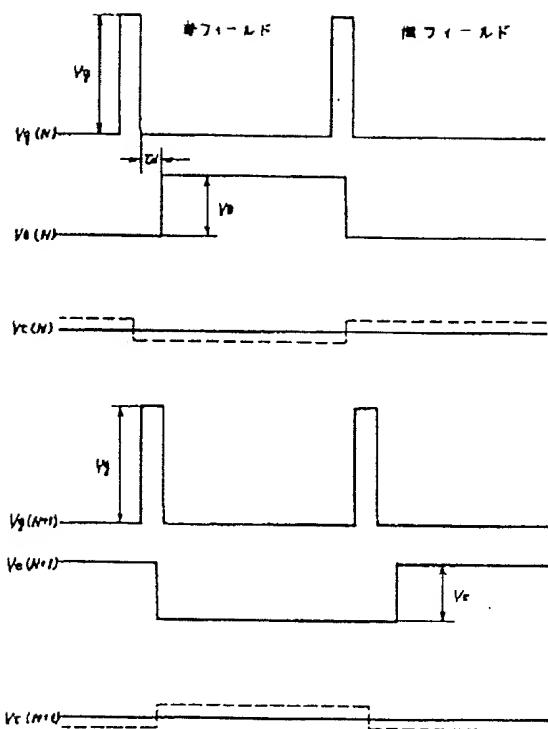
第 6 四



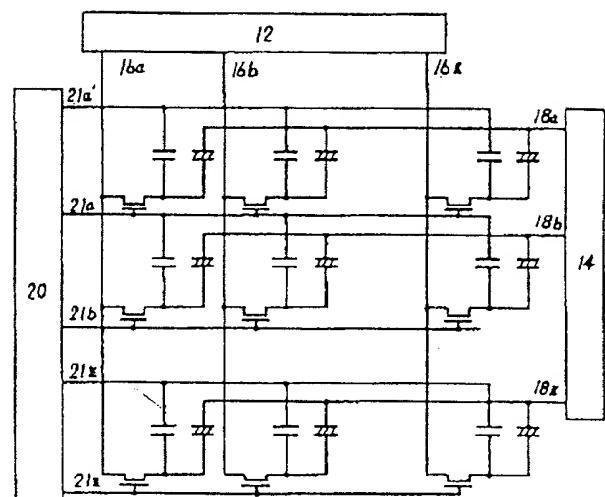
第 5 図



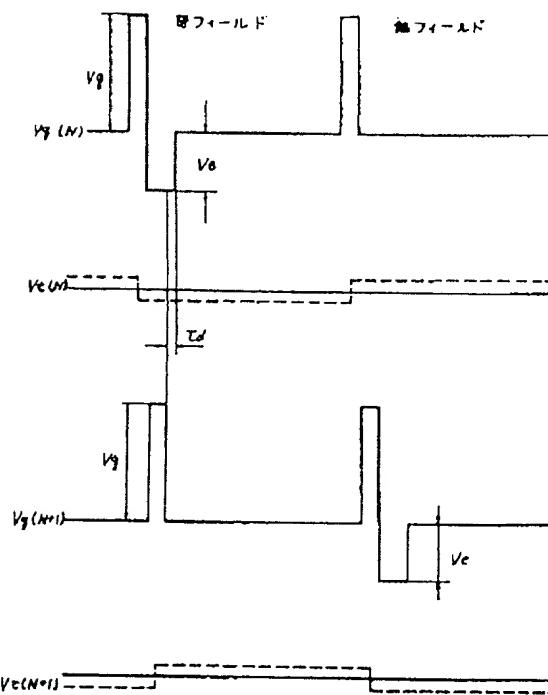
第 7 図



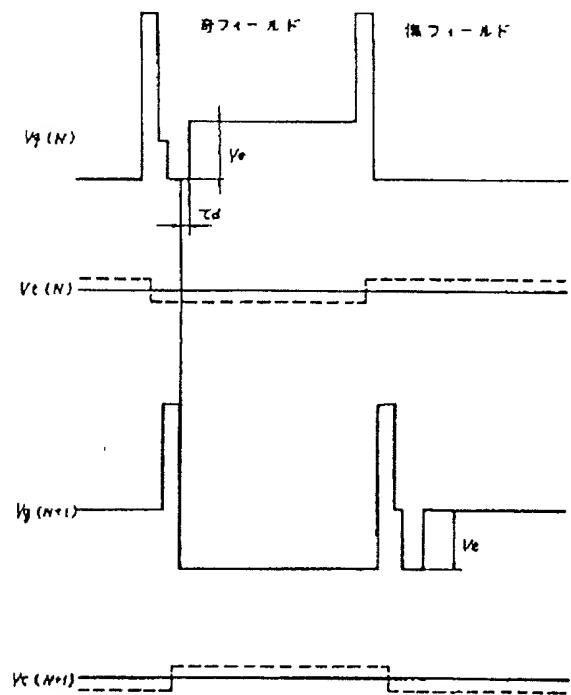
第 8 図



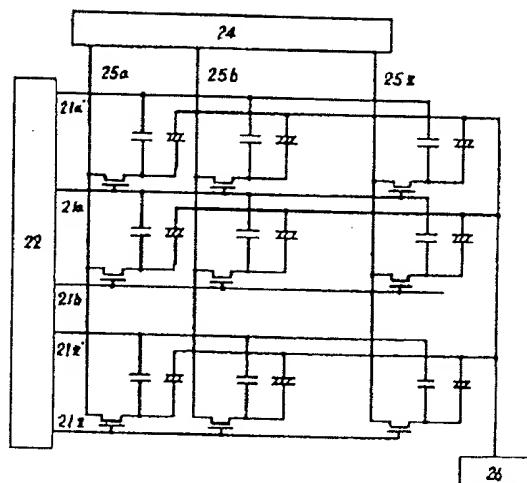
第 9 図



第 10 図

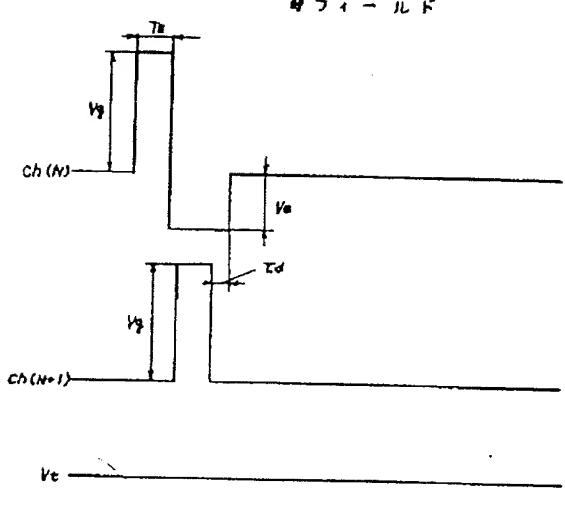


第 1-1 図



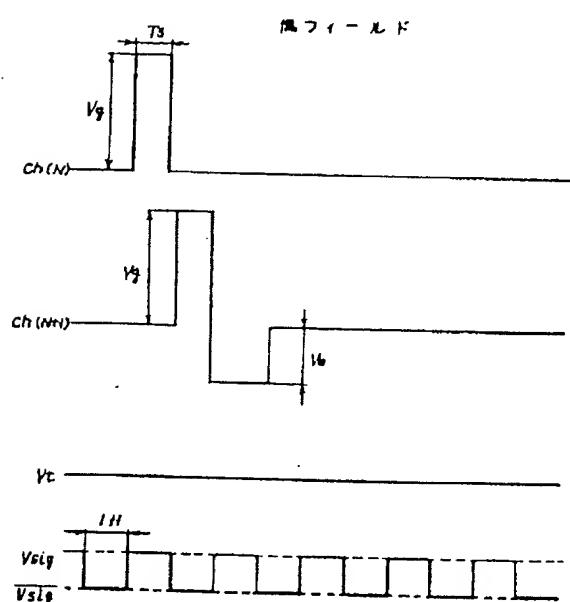
第 1-2 図

(a)


 V_{sig} ——————
 V_{sig} ——————

第 1-2 図

(b)



第 1-3 図

(a)

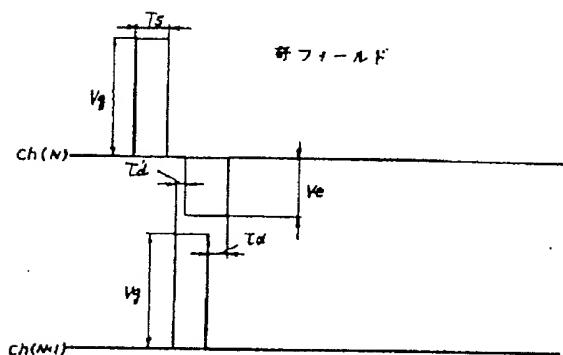

 V_{sig} ——————
 V_{sig} ——————

図 13 図

(b)

